# 1/1 PLUSPAT - (C) QUESTEL-ORBIT image

PN - JP8186981 A 19960716 [JP08186981]

TI · (A) SWITCHING POWER SUPPLY APPARATUS

PA · (A) SANKEN ELECTRIC CO LTD

PAO - (A) SANKEN ELECTRIC CO LTD

IN · (A) MORITA KOICHI

AP · JP33950894 19941229 [\*\*\*1994JP-0339508\*\*\*]

PR - JP33950894 19941229 [1994JP-0339508]

STG · (A) Doc. Laid open to publ. Inspec.

- AB · PURPOSE: To easily control voltage rise of a smoothing capacitor by including a series resonance circuit of a voltage control capacitor and inductance into a charging circuit of a first capacitor.
  - CONSTITUTION: A series resonance circuit of the fourth capacitor C4a and the first inductance L1 take part in the charging of the first capacitor C1. The resonance frequency of C4a and L1 is set almost to the on/off frequency of the first and second switches Q1, Q2 under the maximum load. The values of capacitor C4a and first inductance L1 are decided to have the resonance frequency equal to the frequency f0. Contribution to charging of the first capacitor C1 of the resonance circuit of C4a and L1 becomes maximum when the load is maximum, namely when the on/off frequency f of the first and second switches Q1, Q2 is lowest and is lowered when the load is lowered and thereby the on/off frequency f is lowered. Thereby, it can be controlled that the voltage of the first capacitor C1 becomes excessively high when the load is lowered.
  - COPYRIGHT: (C)1996,JPO

# (19)日本国特許庁 (JP) (12) 公開特許公報 (A)

# (11)特許出願公開番号

# 特開平8-186981

(43)公開日 平成8年(1996)7月16日

(51) Int.Cl.<sup>6</sup>

識別記号 庁内整理番号 FΙ

技術表示箇所

H 0 2 M 3/335

F

E

7/217

9472-5H

審査請求 未請求 請求項の数13 FD (全 25 頁)

(21)出願番号

特願平6-339508

(71)出願人 000106276

サンケン電気株式会社

(22)出願日

平成6年(1994)12月29日

埼玉県新座市北野3丁目6番3号

(72)発明者 森田 浩一

埼玉県新座市北野三丁目6番3号 サンケ

ン電気株式会社内

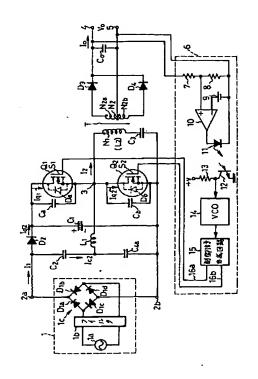
(74)代理人 弁理士 高野 則次

(54) 【発明の名称】 スイッチング電源装置

#### (57) 【要約】

【目的】 DC-DC変換のための第1及び第2のスイ ッチのオン・オフを昇圧と力率改善との両方に使用した スイッチング電源装置を提供する。平滑用コンデンサの 電圧の上昇を抑制する。

【構成】 電源1にダイオードD2 を介して平滑用の第 1のコンデンサC1 及び第1及び第2のスイッチQ1、 Q2 の直列回路が接続されている。電源1と第1及び第 2のスイッチQ1、Q2の相互接続中点との間に第2の コンデンサC2 とインダクタンスL1 との直列回路が接 続されている。第1及び第2のスイッチQ1、Q2を交 互にオン・オフする制御回路6が設けられている。出力 電圧を調整する時には第1及び第2のスイッチQ1、Q 2 のオン・オフ周期が変えられる。平滑用コンデンサC 1 の電圧の上昇を抑えるために電源1に対して第2のコ ンデンサC2 を介して共振用コンデンサC4aが並列に接 続されている。



#### 【特許請求の範囲】

【請求項1】 一対の直流電源端子間にダイオードを介 じて接続された平滑用の第1のコンデンサと、

前記第1のコンデンサに対して並列に接続された第1及び第2のスイッチの直列回路と、

前記一対の直流電源端子の一方と前記第1及び第2のスイッチの相互接続中点との間に接続された第2のコンデンサとインダクタンスとの直列回路と、

前記第1及び第2のスイッチを交互にオン・オフするためのスイッチ制御回路と、

その一端が前記第2のコンデンサと前記インダクタンス との間又は前記インダクタンスを形成するコイルの中間 に接続され、その他端が一対の直流電源端子の他方に接 続された充電電圧抑制用コンデンサとを備えていること を特徴とするスイッチング電源装置。

【請求項2】 一対の直流電源端子間にダイオードを介して接続された平滑用の第1のコンデンサと、

前記第1のコンデンサに対して並列に接続された第1及び第2のスイッチの直列回路と、

前記一対の直流電源端子の一方と前記第1及び第2のスイッチの相互接続中点との間に接続された第2のコンデンサとインダクタンスとの直列回路と、

前記第1及び第2のスイッチを交互にオン・オフするためのスイッチ制御回路と、

前記ダイオードに並列に接続された充電電圧抑制用コン デンサとを備えていることを特徴とするスイッチング電 源装置。

【請求項3】 一対の直流電源端子間にダイオードを介して接続された平滑用の第1のコンデンサと、

前記第1のコンデンサに対して並列に接続された第1及び第2のスイッチの直列回路と、

前記一対の直流電源端子の一方と前記第1及び第2のスイッチの相互接続中点との間に接続された第2のコンデンサとインダクタンスとの直列回路と、

前記第1及び第2のスイッチを交互にオン・オフするためのスイッチ制御回路と、

前記一対の直流電源端子間に接続された充電電圧抑制用 コンデンサとを備えていることを特徴とするスイッチン グ電源装置。

【請求項4】 一対の直流電源端子間にダイオードを介して接続された平滑用の第1のコンデンサと、

前記第1のコンデンサに対して並列に接続された第1及び第2のスイッチの直列回路と、

前記一対の直流電源端子の一方と前記第1及び第2のスイッチの相互接続中点との間に接続された第2のコンデンサとインダクタンスとの直列回路と、

前記第1及び第2のスイッチを交互にオン・オフするためのスイッチ制御回路と、

その一端が前記第2のコンデンサと前記インダクタンス との接続点又は前記インダクタンスを得るためのコイル の中間点に接続され、その他端が前記ダイオードと前記 第1のコンデンサの接続点に接続された充電電圧抑制用 コンデンサとを備えたスイッチング電源装置。

【請求項5】 更に、前記第2のスイッチに対して並 05 列に接続されたトランスの1次巻線と出力共振用コンデンサとの直列回路とを有し、前記1次巻線が出力共振用インダクタンスを有するように前記トランスが形成されているか又は個別の出力共振用インダクタンスが前記1次巻線に直列に接続されており、

10 前記トランスの2次巻線には出力整流平滑回路が接続されていることを特徴とする請求項1又は2又は3又は4記載のスイッチング電源装置。

【請求項6】 前記スイッチ制御回路は前記出力整流平滑回路の出力電圧が一定になるように前記第1及び第2 15 のスイッチのオン・オフ周波数を変えるように形成されていることを特徴とする請求項5記載のスイッチング電源装置。

【請求項7】 前記第2のコンデンサに直列接続された インダクタンスと前記充電電圧抑制用コンデンサとの共 20 振周波数が前記第1及び第2のスイッチのオン・オフ周 波数のほぼ最高値に一致するように決定されていること を特徴とする請求項1又は2又は3又は4又は5又は6 記載のスイッチング電源装置。

【請求項8】 請求項5のスイッチング電源装置の前記 25 第1のコンデンサを前記出力共振用コンデンサを介して 前記第1及び第2のスイッチの直列回路に並列になるように接続変更したことを特徴とするスイッチング電源装置。

【請求項9】 更に、前記トランスは3次巻線を有し、30 前記3次巻線の一端が前記第2のコンデンサと前記インダクタンスとの直列回路の一端に接続され、前記3次巻線の他端が前記第1及び第2のスイッチの接続中点又は前記1次巻線と前記出力共振用コンデンサとの接続中点又は前記一対の直流電源端子の他方又は前記第1のコンプンサの前記ダイオード側の端子に接続されていることを特徴とする請求項5記載のスイッチング電源装置。

【請求項10】 前記3次巻線が漏洩インダクタンスを 有し、前記第2のコンデンサに直列の前記インダクタン スが省かれていることを特徴とする請求項9記載のスイ 40 ッチング電源装置。

【請求項11】 一対の直流電源端子間にダイオードを介して接続された平滑用の第1のコンデンサと、

前記第1のコンデンサに対して並列に接続された第1及び第2のスイッチの直列回路と、

45 前記第2のスイッチに対して並列に接続されたトランスの1次巻線と出力共振用コンデンサとの直列回路と、その一端が前記一対の直流電源端子の一方に接続され、その他端が前記1次巻線と前記出力共振用コンデンサとの接続点又は前記1次巻線の中間に接続された第2のコ

50 ンデンサとインダクタンスとの直列回路と、

前記第1及び第2のスイッチを交互にオン・オフするためのスイッチ制御回路とを備え、前記1次巻線がインダタタンスを有するか又は前記1次巻線に直列に個別のインダクタンスが接続されていることを特徴とするスイッチング電源装置。

【請求項12】 前記第2のコンデンサに直列のインダクタンスを省き、このインダクタンスとして前記1次巻線のインダクタンスを使用することを特徴とする請求項11記載のスイッチング電源装置。

【請求項13】 更に、交流電源と前記一対の直流電源端子との間に接続された整流回路を有することを特徴とする請求項1から12までのいずれか1つに従うスイッチング電源装置。

#### 【発明の詳細な説明】

#### [0001]

【産業上の利用分野】本発明は昇圧型DC-DCコンバータ、力率改善機能を有するDC-DCコンバータ等のスイッチング電源装置に関する。

#### [0002]

【従来の技術】トランスを使用しない昇圧型DC-DC コンバータとして図1に示す回路が知られている。この 回路では、一対の直流電源端子間にリアクトル即ちイン ダクタンスLを介してスイッチQが並列に接続され、こ のスイッチQに対してダイオードDを介して電解コンデ ンサCが並列に接続されている。スイッチQは制御回路 Lによってオン・オフ制御される。スイッチQのオン期 間にインダクタンスLにエネルギーが蓄積され、スイッ チQのオフの期間に電源電圧とインダクタンスLの電圧 との和の値でコンデンサCが充電され、コンデンサCの 電圧は電源電圧よりも高くなる。一方、図1の回路の入 力端子に整流器を接続し、正弦波交流電圧を全波整流し た図2(A)に示すような波形(脈流)を入力し、スイ ッチQを図2(B)に示すように交流電圧よりも十分に 周波数の高いオン・オフ制御信号でオン・オフして図2 (C) に示すように交流電圧の振幅に対応したピークを 有する三角波電流を流し、交流入力の力率改善を行うこ とが知られている。

### [0003]

【発明が解決しようとする課題】図1の回路は昇圧コンバータとして使用できると共に力率の良い電源装置としても使用できるという特徴を有する。しかし、整流器を介して交流電源に接続して使用する場合において、入力電圧に大差ない出力電圧を得る時に、入力電流の波形の正弦波近似性が悪化し、高調波成分の大きな電流になるという問題を有する。即ち、出力電圧が入力交流電圧の実効値又は平均値に近い場合には、最大振幅近傍では図2(C)に示すように比較的理想に近い三角波になるが、この両側においては理想的な三角波にならないで台形波状になる。従って、三角波電流の包絡線の波形は高調波成分の多い波形となり、正弦波に対する近似性の悪

い波形となる。

【0004】上述の如き問題を解決するためのものとし て本件出願人は、図3の回路からコンデンサC4aを省い たスイッチング電源装置を特願平6-84105号にお 05 いて提案した。ところで、上記出願のスイッチング電源 装置において負荷が大幅に変化しない場合にはさほど問 題とならないが、負荷が大幅に軽くなると、平滑用コン デンサC1 の電圧が比較的高くなるという問題点を有す る。なお、軽負荷で平滑用コンデンサC1 の電圧が上昇 10 する理由は後述する。また、本件出願人は、上記出願で 図24に示すスイッチング電源装置からコンデンサC4a を省いた回路構成のスイッチング電源装置を提案した。 この装置においては平滑用コンデンサC1 の電圧は一定 に制御されているので、この電圧が上昇するという問題 15 は発生しないが、平滑用コンデンサC1 の電圧を一定に 保つために第1及び第2のスイッチQ1、Q2のオン・ オフ周波数を大幅に変化しなければならないという問題 を有する。また、スイッチング電源装置のコストの低減 が要求されている。この要求に応えるためには、種々の 20 スイッチング電源装置を構成する場合に、それぞれに共 通の回路を含むことが望ましい。

【0005】そこで、本発明の第1の目的は、力率改善が可能であると共に平滑用コンデンサの電圧上昇を容易に抑制することができるスイッチング電源装置を提供することにある。本発明の第2の目的は、力率改善が可能であると共に、スイッチのオン・オフ周波数が大幅に変動しないスイッチング電源装置を提供することにある。本発明の第3の目的は、力率改善とDC-DCコンバータとの両方に使用できる回路構成を含むスイッチング電30源装置を提供することにある。

#### [0006]

【課題を解決するための手段】上記目的を達成するための本発明は、一対の直流電源端子間にダイオードを介して接続された平滑用の第1のコンデンサと、前記第1の35 コンデンサに対して並列に接続された第1及び第2のスイッチの直列回路と、前記一対の直流電源端子の一方と前記第1及び第2のスイッチの相互接続中点との間に接続された第2のコンデンサとインダクタンスとの直列回路と、前記第1及び第2のスイッチを交互にオン・オフするためのスイッチ制御回路と、その一端が前記第2のコンデンサと前記インダクタンスとの間又は前記インダクタンスを形成するコイルの中間に接続され、その他端が一対の直流電源端子の他方との間に接続された充電電圧抑制用コンデンサとを備えていることを特徴とするスイッチング電源装置に係わるものである。

【0007】なお、請求項2、3、4に示すように請求項1の充電電圧抑制用コンデンサの接続場所を変えることができる。また、1つのスイッチング電源装置に請求項1~4に示す充電電圧抑制用コンデンサの複数個を任50 意に組み合わせて設けることができる。また、請求項5

に示すように第2のスイッチに対して並列にトランスの 1次巻線と出力共振用コンデンサの直列回路を接続し、 ハーフブリッジ構成の共振型のスイッチング電源装置を 構成することができる。また、請求項6に示すように、 共振型スイッチング電源装置において第1及び第2のス イッチのオン・オフ周波数を変えることによって出力電 圧を制御することが望ましい。また、請求項7に示すよ うに、充電電圧抑制用コンデンサとインダクタンスとの 共振回路の共振周波数を第1及び第2のスイッチのオン ・オフ周波数のほぼ最高値に一致させることが望まし い。また、請求項8に示すように、第1のコンデンサと 出力共振用コンデンサとを直列に接続することができ る。また、請求項9に示すように、トランスに3次巻線 を設け、これを第2のコンデンサとインダクタンスの直 列回路に直列に接続することができる。また、請求項1 0に示すように3次巻線のインダクタンスを使用するこ とによって独立のインダクタンス(リアクトル)を省く ことができる。また、請求項11に示すように、第2の コンデンサとインダクタンスの直列回路を出力共振用コ ンデンサの一端に接続することができる。また、請求項 12に示すように、請求項11のインダクタンスを省く ことができる。また、請求項13に示すように、交流電 源と一対の直流電源端子との間に整流回路を設けること が望ましい。

### [0008]

【発明の作用及び効果】各請求項の発明によれば、第1 及び第2のスイッチのオン・オフ周波数を大幅に変えな いで第1のコンデンサの電圧を所望範囲内に収めること ができる。即ち、上記電圧抑制用コンデンサとインダク タンスの直列共振回路が第1のコンデンサの充電回路に 含まれているために、この共振回路の共振周波数と第1 及び第2のスイッチのオン・オフ周波数との関係を変え ると第1のコンデンサの充電に対する共振回路の寄与度 が変化する。例えば、第1及び第2のスイッチのオン・ オフ周波数を高くすると、充電に対する共振回路の寄与 度が低下し、第1のコンデンサの充電電圧の上昇を抑制 する。従って、本発明に従う充電電圧抑制用コンデンサ を設けない場合は、第1のコンデンサの電圧を所望範囲 に保つためにオン・オフ周波数を大幅に変えることが要 求されたが、本発明によればオン・オフ周波数の小さい 変化で第1のコンデンサの電圧の大きな抑制効果を得る ことができる。なお、請求項11の場合には第2のコン デンサが充電電圧抑制用コンデンサとしても機能する。 また、各請求項のスイッチング電源装置の主要回路部分 はコンデンサの昇圧充電回路、力率改善回路、DC-D Cコンバータ回路で共用することができる。従って、主 要回路部分を上記の種々の回路の共通回路として作り、 各回路のコストの低減を図ることができる。請求項5の 発明よれば、第1及び第2のスイッチを第1のコンデン サの昇圧充電と、DC-DC変換との両方に使用するこ

とができ、回路構成が簡略化される。請求項6に従っ て、出力電圧を一定にするように第1第2のスイッチの オン・オフ周波数を制御すると、第1のコンデンサの充 電電圧も同時に制御され、第1のコンテンサの電圧が異 常に高くならない。請求項7に示すように、共振周波数 を最高のオン・オフ周波数にほぼ一致するように決定す ると、第1のコンデンサの電圧の抑制を良好に行うこと ができる。請求項9に従って3次巻線を設けると、第1 のコンデンサの電圧を3次巻線によっても制御すること 10 が可能になる。請求項10に従って3次巻線が漏洩イン ダクタンスを有すると、個別のインダクタンスを省いて 回路構成を簡略化することができる。請求項11によれ ば出力の共振用コンデンサを充電電圧抑制用コンデンサ として兼用することができるので、回路構成が簡単にな 15 る。請求項12によれば、出力の共振用インダクタンス が第1のコンデンサの充電用のインダクタンスに兼用さ れるので、回路構成が簡略化される。請求項13によれ ば、充電電源から入力する電流波形が正弦波に近似し、 力率改善が達成される。

#### 20 [0009]

【第1の実施例】次に、図3~図9を参照して本発明の 第1の実施例に係わるスイッチング電源装置即ちDC-DCコンバータを説明する。図3に示すDC-DCコン バータは、交流電源1と周知の高周波成分除去用フィル 25 タ1bと4つの第1のダイオードD1a~D1dのブリッジ 整流回路1 c から成る直流電源1を有する。この電源1 に接続された一対の電源端子2a、2b間には第2のダ イオードD2 を介して電解コンデンサ(有極性コンデン サ)から成る平滑用の第1のコンデンサC1 が接続され 30 ている。この第1のコンデンサC1 はスイッチングレギ ュレータ回路の直流電源として機能する。従って、この 第1のコンデンサC1 に並列に第1及び第2のスイッチ Q1 、Q2 の直列回路が接続されている。なお、第1及 び第2のスイッチQ1、Q2 はソースがサブストレート 35 に接続された絶縁ゲート型 (MOS型) 電界効果トラン ジスタ(FET)から成り、本来のFET部分である制 御スイッチS1 、S2 とこれに逆並列接続されたダイオ ードDa、Db とを含む。勿論このスイッチQ1、Q2 をバイポーラトランジスタとこれに逆並列接続されたダ 40 イオードで構成することもできる。また、ダイオードD a、Db を内蔵させないで個別ダイオードとすることが できる。第1の電源端子2 aと第1及び第2のスイッチ Q1 、Q2 の相互接続中点3との間には第2のコンデン サC2 とコイルから成る第1のインダクタンス (リアク 45 トル) L1 との直列回路が接続されている。

【0010】共振型のDC-DCコンバータの出力回路 を構成するために第1及び第2のスイッチQ1、Q2の 接続中点3と電源用コンデンサC1の下端即ち第2のス イッチQ2のソースとの間に共振用の第2のインダクタ 50 ンスL2を有する1次巻線N1と共振用の第3のコンデ ンサC3 との直列回路(出力共振回路)が接続されている。なお、トランスTの1次巻線N1 は漏洩インダクタンスから成る第2のインダクタンスL2 の他に1次巻線N1 に対して等価的に並列に接続された励磁インダクタンスを有する。トランスTの2次巻線N2 はセンタタップによって第1及び第2の巻線N2a、N2bに分けられ、これ等の一端は第3及び第4のダイオードD3、D4を介して出力平滑用コンデンサC0の一端に接続されている。負荷(図示せず)を接続するための出力端子4、5は出力平滑コンデンサC0 に接続されている。なお、ダイオードD3、D4 から成る全波整流器とコンデンサC0との間に特願昭6-84105号の図11と同様にチョークコイルを接続してもよい。

【0011】第1及び第2のスイッチQ1、Q2のターンオフ時のスイッチング損失を低減させるための部分共振回路を形成するために第1及び第2のスイッチQ1、Q2に並列にコンデンサCa、Cbが接続されている。なお、このコンデンサCa、Cbを第1及び第2のスイッチQ1、Q2の浮遊容量(ストレーキャパシタンス)とすることができる。

【0012】第2のコンデンサC2と第1のインダクタンスL1の接続点と第1のコンデンサC1の下端との間に充電電圧抑制用コンデンサC4aが接続されている。このコンデンサC4aは軽負荷時における平滑用コンデンサC1の電圧の上昇を抑える。この詳しい理由は後述する。

【0013】第1及び第2のスイッチQ1、Q2を交互にオン・オフするための制御回路6は、出力電圧又は入力電圧の変動に応じて第1及び第2のスイッチQ1、Q2のオン・オフ周波数を変えて出力電圧を一定に制御するように構成されている。このため、制御回路6は出力端子4、5間に接続された電圧検出用分圧抵抗7、8と、基準電圧源9と、誤差増幅器(差動増幅器)10と、発光ダイオード11と、ホトトランジスタ12と、抵抗13と、VCO(電圧制御発振器)14と、制御信号形成回路15とから成る。

【0014】誤差増幅器10の一方の入力端子は分圧抵抗7、8の分圧点に接続され、他方の入力端子は基準電圧医源9に接続されている。従って、検出電圧と基準電圧との差に対応する出力電圧が誤差増幅器10の出力端子とグランドとの間に接続されているので、誤差出力に対応して発光する。発光ダイオード11に光結合されたホトトランジスタ12は+Vで示す電源端子とグランドとの間に抵抗13を介して接続されている。従って、出力電圧が上昇して発光ダイオード11の出力が大きくなると、抵抗13の電圧が低くなる。ホトトランジスタ12と抵抗13との分圧点に接続されたVCO14は抵抗13の電圧に比例した周波数信号を出力する。VCO14

に接続された制御信号形成回路15はVCO14の出力を方形波に整形してライン16aを介して第1のスイッチQ1の制御端子(ゲート)に図7(A)に示す方形波の制御信号Vg1を供給すると共にライン16aの波形を05位相反転し且つ相互間に僅かな一定間隔幅のデッド・タイムTdを設けた図7(B)に示す方形波の制御信号Vg2をライン16bを介して第2のスイッチQ2の制御端子(ゲート)に供給する。

[0015]

【動作の概要】DC-DCコンバータの直流電源として 10 機能する第1のコンデンサCIはブリッジ整流回路1c の出力で充電される。この充電はインダクタンスLIの 昇圧作用を伴なって行われる。この昇圧充電はDC-D Cコンバータの第1及び第2のスイッチQ1、Q2を兼 15 用して行われる。第1及び第2のスイッチQ1、Q2の オン・オフ動作によって1次巻線N1 の漏洩インダクタ ンスL2 とコンデンサC3 の直列共振回路が駆動され、 この直列共振に基づく電流即ち電力に対応した出力がト ランスTの2次巻線N2 側に得られる。出力端子4、5 20 の電圧は第1及び第2のスイッチQ1、Q2のオン・オ フ周波数を変えることによって制御される。軽負荷によ って出力電圧が上昇すると、第1及び第2のスイッチQ 1、Q2のオン・オフ周波数を高くして出力電圧を下げ る。特願平6-84105号の図19に記載されたスイ 25 ッチング電源装置と同様に本願の図3のコンデンサC4a を有さない回路においては、軽負荷になるに従って入力 平滑用コンデンサC1 の電圧が上昇する。

[0016]

【コンデンサC4aの無い場合の動作】コンデンサC4aが 30 無い場合の第1のコンデンサC1 の充電動作を説明する と、第2のスイッチQ2のオン期間に電源1と第2のコ ンデンサC2 と第1のインダクタンスL1 とから成る回 路で第2のコンデンサC2 が充電されると共に第1のイ ンダクタンスし1 にエネルギーが蓄積される。次に、第 2のスイッチQ2 がオフになり、第1のスイッチQ1 が オンになると、電源1とコンデンサC2 と第1のインダ クタンスLI とダイオードDa と第1のコンデンサCI の回路で第1のコンデンサC1 が昇圧充電される。第1 のインダクタンスL1 のエネルギーの放出が終了する 40 と、第2のコンデンサC2の放電が生じ、第2のコンデ ンサC2 と第2のダイオードD2 と第1のスイッチQ1 とから成る回路で第1のインダクタンスL1 の逆充電が 生じる。次に、第1のスイッチQ1がオフ、第2のスイ ッチQ2 がオンになると、第1のインダクタンスL1 と 45 第2のコンデンサC2 と第2のダイオードD2 と第1の コンデンサC1 とダイオードDb の回路で第1のコンデ ンサC1 が充電される。コンデンサC4aが無い場合の等 価回路は図4の等価回路からコンデンサC4aを省いた回 路となるので、コンデンサC1と第1及び第2のスイッ 50 チQ1、Q2 との組み合せから成る等価方形波発生源 e

の電圧の全部がコンデンサC1 の充電に寄与し、充電電 圧が高くなる。なお、コンデンサC4aの無い場合におい で、出力電圧V0 を一定に制御している時に負荷電流 I 0 が変化すると、第1及び第2のスイッチQ1、Q2の オン・オフ周波数 f は図 6 の特性線Aに示すように変化 する。即ち負荷電流 I O が小さくなるに従って周波数 f は高くなる。この時、第1のコンデンサC1の電圧Vc1 は定電圧制御されていないので変化する。もし、出力電 圧V0 とは無関係に第1のコンデンサC1 の電圧Vc1を 一定に保つ場合には負荷電流 I 0 の変化に応じて図 6 の 特性線Bに示すように周波数を大幅に変化させなければ ならない。特願平6-84105号の図19の回路では 出力電圧V0 を一定にするように制御されているので、 出力電流 I 01のような軽負荷時には第1のコンデンサC 1 の電圧Vclを所望電圧値にするためにfb - fa だけ 周波数が低過ぎることを意味する。この結果第1のコン デンサC1 の充電電圧の上昇が生じる。要するに、コン デンサC4aを持たない回路では軽負荷時には負荷で要求 されるエネルギーよりも第1のコンデンサC1 の充電エ ネルギーが大きくなるためにこの電圧Vc1の上昇が生じ る。第1のコンデンサC1 の充電電圧Vclが高過ぎる と、この第1のコンデンサC1 として耐圧の高い高価な 電解コンデンサを使用することが必要になる。

#### [0017]

【図9の説明】図9(A)、(B)は第2及び第1のスイッチQ2、Q1のドレイン・ソース間電圧Vds2、Vds1を示し、図9(C)はコンデンサC2を流れる電流 Ic2を示し、図9(D)は1次巻線N1に流れる電流 I2を示し、図9(E)は第1のスイッチQ1を流れる電流 I1q1を示し、図9(F)はコンデンサC4aの電圧Vc4aを示し、図9(G)は第2のダイオードD2を流れる電流 Id2を示す。なお、図9において実線で示す波形は標準負荷状態を示すものであり、点線で示す波形は軽負荷状態を示すものである。

#### [0018]

【DC-DCコンバータの基本動作】第1のコンデンサC1が既に充電されている場合において、図9のt1~ t6で第1のスイッチQ1がオンになると、第1のコンデンサC1と第1のスイッチQ1と1次巻線N1と第3のコンデンサC3の関回路から成る直列共振によって電流 t が流れる。また、t 7~t 12の第2のスイッチQ2のオン期間には、第3のコンデンサC3と1次巻線N1と第2のスイッチQ2のオンサC3と1次巻線N1と第2のスイッチQ2のオン・オフ周波数 t 5 t 6 t 6 t 7 t 8 t 8 t 8 t 8 t 9

L2C3の共振電流の大きさ(最大振幅)は負荷の大きさに従って比例的に変化するので、負荷変化による出力電圧の調整作用が生じ、オン・オフ周波数をさほど大きく変えることは不要であり、図6の特性線Aに従うよう05にオン・オフ周波数fが狭い範囲で変化する。なお、制御信号Vgl、Vg2を示す図7のtl時点よりも前はオン・オフ周波数fの低い状態を示し、tl時点よりも後はオン・オフ周波数fの高い状態を示し、tl時点よりも後はオン・オフ周波数fの高い状態を示す。上述から明らかなように図3のDC-DCコンバータの基本動作は特願10平6-84105号の図11及び図19等に記載されている従来の共振型DC-DCコンバータと同一である。【0019】

【コンデンサC1 の充電動作】図3の回路におけるコン デンサC1 の充電の基本動作は図3からコンデンザC4a 15 を省いた特願平6-84105号の回路と実質的に同じ である。即ち、第2のスイッチQ2のオン期間に電源1 と第2のコンデンサC2と第1のインダクタンスL1と ダイオードDa (第1のスイッチQI) と第1のコンデ ンサC1 の閉回路が形成されて第1のコンデンサC1 が 20 充電される。この第4のコンデンサC4aが既に所定電圧 に充電されている第1のインダクタンスL1 と第2のス イッチQ2 とから成る回路で第1のインダクタンスL1 にエネルギーを蓄積し、第2のスイッチQ2 がオフして 第1のスイッチQ1 がオンした期間に第1のインダクタ 25 ンスL1 のエネルギーの放出によって第1のインダクタ ンスL1 と第1のスイッチQ1 と第1のコンデンサC1 と電源1と第2のコンデンサC2とから成る回路で第1 のコンデンサC1 を充電する。第1のインダクタンスL 1 のエネルギーの放出が終了すると、第2のコンデンサ 30 C2 の放電によって第2のコンデンサC2 と第2のダイ オードD2 と第1のスイッチQ1 と第1のインダクタン スレ! の回路で第1のインダクタンスレ! の逆方向の充 電が行われる。次に第1のスイッチQ1 がオフになる と、第1の第1のインダクタンスL1のエネルギーの逆 35 方向の放出によって第1のインダクタンスL1 と第2の コンデンサC2 と第2のダイオードD2 と第1のコンデ ンサC1 と第2のスイッチQ2 とから成る回路で第1の コンデンサC1 が充電される。本願の図3の回路では上 述の基本動作の他に共振用コンデンサC4aに基づく共振 動作が生じる。即ち、第4のコンデンサC4aを付加する ことによってこの第4のコンデンサC4aと第1のインダ クタンスL1 との直列共振回路が形成され、この直列共 振回路が第1のコンデンサC1 の充電に関与する。C4a L1 共振回路の共振周波数は最大負荷の時の第1及び第 45 2のスイッチQ1 、Q2 のオン・オフ周波数にほぼ一致 するように設定されている。即ち図5の周波数 f0 に一 致する共振周波数を有するようにコンデンサC4a及び第 1のインダクタンスL1 の値が決定されている。C4aL 1 共振回路の第1のコンデンサC1の充電への寄与度は 50 最大負荷の時即ち第1及び第2のスイッチQ1、Q2の

オン・オフ周波数 f が最も低い時に最大であり、軽負荷になってオン・オフ周波数 f が低下するに従って上記寄 与度が低下する。これにより、軽負荷時に第1のコンデンサC1の電圧が必要以上に高くなることを抑制できる。図4はコンデンサC1の充電回路を機能的に示す。第1及び第2のスイッチQ1、Q2で得られる方形波電源 e の電圧は付加したコンデンサC4aによって分割されるためにコンデンサC1の充電に対する寄与が低くなることを示している。即ち、共振動作で充電されるコンデンサC4の電圧が低くなると、第1のコンデンサC1の充電電圧も低くなり、第1のコンデンサC1の充電電圧も低くなり、第1のコンデンサC1の充電電圧も低くなり、第1のコンデンサC1の充電電圧も低くなり、第1のコンデンサC1の電圧の上昇が抑制される。

#### [0020]

【図9の各区間の動作】次に、図9の各区間の動作を説明する。なお、説明を簡略化するために図3の各回路素子の符号のみの配列によって電流経路を示す。まず、図9のt1~t2区間では、1-C2-L1-Q1 (Da)-C1の経路の電流で第1のコンデンサC1が充電される。また、C4a-L1-Q1 (Da)-C1の共振回路も第1のコンデンサC1の充電に関与する。このt1~t2区間においてコンバータ側では、1次巻線N1(第2のインダクタンスL2)の蓄積エネルギーの放出によってN1(L2)-Q1(Da)-C1-C3の閉回路に電流が流れる。

【0021】図9のt2~t3区間での第1のコンデンサC1の充電回路は前のt1~t2区間と同一である。コンバータ側においてはt2での1次巻線N1の第2のインダクタンスL2の蓄積エネルギーの放出の終了後に、この充電モードとなり、C1 -Q1 -N1 (L2) -C3の閉回路に共振電流が流れる。

【0022】図 $90t3\sim t4$  区間では、この始まりの時点 t3 で第10インダクタンスL1 のエネルギーの放出が終了し、第4のコンデンサC4aは前の  $t2\sim t3$  区間で下側が正になるように充電されているので、第4のコンデンサC4aの放電モードとなり、C4a-C1-Q1-L1 の回路に共振電流が流れ、第1のコンデンサC1及び第1のインダクタンスL1が逆充電される。なお、 $t3\sim t4$  区間のコンバータ側の電流は  $t2\sim t3$  区間と同一経路を流れる。

【0023】図9のt4~t5区間では、L1-C2-D2-Q1の閉回路が形成される。コンバータ側には前のt3~t4区間と同一の共振回路が形成される。

【0024】図 $90t5 \sim t6$  区間における第10010 デンサC1 の充電側回路の動作は  $t4 \sim t5$  区間と同じであり、L1 - C2 - D2 - Q1 の回路が形成されている。コンバータ側においては、 t5 時点でL2 C3 の共振電流の正の半波が流れ終る。しかし、次に負の半波の共振電流は流れない。これはダイオードD3、D4 によって出力平滑コンデンサC0 がトランスから切り離された状態となり、1次巻線N1 が無限大のインピーダンス

となるからである。しかし、1 次巻線N1 に等価的に並列に接続された励磁インダクタンスがあり、これは漏洩インダクタンスL2 よりも大きいので、これに基づく電流が  $t4\sim t5$  区間と同様な回路に流れる。

【0025】図9のt6~t7区間のコンデンサC1の 充電側の回路動作は前の t 5 ~ t 6区間と実質的に同一 である。但し、第1のスイッチQIがオフになるので、 ここに並列に接続された部分共振用コンデンサCa を通 って電流が流れる。コンバータ側においては、第1のス 10 イッチQ1 のオフ制御と同時にコンデンサCa の充電が 開始して第1のスイッチQ1 の電圧 Vds1 が図9 (B) に示すように徐々に上昇し、ゼロボルトスイッチングが 達成され、スイッチング損失が小さくなる。第1のスイ ッチQ1 の電圧の上昇とは逆に第2のスイッチQ2 の電 15 圧 Vds2 が図9 (A) に示すように低くなる。この時、 第2のスイッチQ2 に並列の部分共振用コンデンサCb の放電がCb -N1 -C3 の回路で生じる。従って、所 定のデッド・タイム Td の後に第2のスイッチQ2 がオ ンになってもコンデンサCb の電荷が第2のスイッチQ 20 2 を通って放出されず、損失が小さくなる。

【0026】図9のt7~t8区間でのコンデンサC1の充電回路側の動作はt6~t7区間と同一である。このt7~t8区間のコンバータ側では、1次巻線N1のインダクタンスL2の蓄積エネルギーの放出によってN251(L2)-C3-Q2(Db)の回路が形成される。【0027】図8のt8~t9区間でのコンデンサC1の充電側回路の動作は前のt7~t8区間と同一である。このt8~t9区間のコンバータ側では、コンデンサC3の放電によってC3-N1(L2)-Q2の共振30回路が形成され、共振電流が流れる。

【0028】図 $90t9 \sim t10$ 区間では、第40コンデンサC4aの放電に基づいてC4a-L1-Q2の共振回路が形成される。  $t9 \sim t10$ 区間のコンバータ側の動作は  $t8 \sim t9$  区間と同一である。

35 【0029】t10~t11区間では、1-C2-L1-Q
 2 の回路に電流Ic2が流れる。このt10~t11の区間のコンバータ側の動作は前のt9~t10と同一である。
 【0030】t11~t12の区間のコンデンサC1の充電

側の動作は前の t 10~ t 11区間と同一である。コンバー 40 夕側においては、 t 11でL 2 C 3 共振電流が終了し、そ の後は励磁インダクタンスとコンデンサC 3 の共振に基づく電流が流れる。

【0031】 t12~ t13区間におけるコンデンサC1の 充電側の動作は t11~ t12区間と同一である。但し、第 2のスイッチQ2 がオフになるのでコンデンサCb を通って電流 I c2が流れる。コンバータ側においては第2の スイッチQ2 のオフ制御によってこれに並列の部分共振 用コンデンサCb の電圧が徐々に上昇し、第2のスイッチQ2 のゼロボルトスイッチングが達成される。コンデンサCb の電圧上昇とは逆にコンデンサCa の電圧は低

下する。コンデンサ $\mathsf{Cb}$  に蓄積されていたエネルギーは 第1のスイッチ $\mathsf{Q1}$  がオンになる前に放出される。

【0032】本実施例は次の効果を有する。

- (1) DC-DCコンパータのスイッチQ1、Q2のオン・オフを使用してコンデンサC1を電源1の電圧よりも高く充電できる。
- (2) 電流 I 1 は図8 (C) に示すように電圧の振幅 に応じてピーク値が変化する三角波となり、電圧の大小 にさほど影響されない三角波となる。従って、力率改善を良好に行うことができる。
- (3) コンデンサC1 の充電側にL1 C4aの共振回路を有し、この共振回路のコンデンサC1 の充電への寄与は第1及び第2のスイッチQ1、Q2 のオン・オフ周波数 f が高くなるに従って低くなるので、第1のコンデンサC1 の電圧上昇を抑制することができる。

#### [0033]

【第2の実施例】次に、図10~図12を参照して第2の実施例のスイッチング電源装置を説明する。但し、第2の実施例及び後述する別の実施例を示す図面において図3~図9と実質的に同一の部分、又は各実施例で相互に共通する部分には同一の符号を付してその説明を省略する。

【0034】図10の回路は図3のコンデンサC4aの代りに第2のダイオードD2に並列にコンデンサC4bを接続したものである。図10の各部の波形は図11に示す通りであり、コンデンサC4bの電圧Vc4b及びIc2以外は図9と同一である。従って、図10の回路の動作は図3の回路の動作と基本的に同一である。即ち、図9の t $3\sim$ t4区間、t $9\sim$ t10区間で図3のコンデンサC4aを通る共振電流が流れた代りに、図10の回路では図11のt $3\sim$ t4区間でL1-C2-C4b-Q1の回路で共振電流が流れ、また、図11のt9~t10区間でL1-Q2-C1-C4b-C2の回路で共振電流が流れる。

【0035】図10のコンデンサC1の充電側の等価回路は図12で示すことができる。これから明らかなように第1及び第2のスイッチQ1、Q2のオン・オフで生じる方形波電源によるコンデンサC1の充電は共振周波数をずれることによって図4と同様に低下する。従って、図10の回路によって図3の回路と同一の作用効果を得ることができる。

#### [0036]

【第3の実施例】図13のスイッチング電源装置は、図3の回路にコンデンサC4b、C4c、C4dを付加したものである。コンデンサC4bは図10と同様にダイオードD2に並列に接続され、コンデンサC4cは電源1に並列に接続され、コンデンサC4dはコンデンサC4aの上端とコンデンサC1の上端との間に接続されている。

【0037】コンデンサC4b、C4c、C4dはコンデンサ C4aと同様に共振回路を形成するものであり、等価的に図14に示すことができる。図13の基本的動作は図3

と同一であるので、これと同一の作用効果が得られる。 なお、図13においてコンデンサC4a、C4b、C4c、C 4dのいずれか1つとすること又はいずれか2つの組み合 せとすることができる。

#### 05 [0038]

【第4の実施例】図15のスイッチング電源装置は、コンデンサC4aの上端をインダクタンスL1の中間に接続したものである。この様にしても図3と同一の作用効果が得られる。なお、図13に示したコンデンサC4dをイ10ンダクタンスL1の中間とコンデンサC1の上端との間に接続することができる。また、図15の回路に図13と同様にコンデンサC4b、C4c、C4dの一部又は全部を付加することができる。

#### [0039]

15 【第5の実施例】図16のスイッチング電源装置は、図13の回路においてコンデンサC2とインダクタンスL1の位置を入れ替えたものである。この様に構成しても図3及び図13と同様の作用効果を得ることができる。なお、図3、図10、図15においてもコンデンサC2とインダクタンスL1の位置を入れ替えることができる。

#### [0040]

【第6の実施例】図17のスイッチング電源装置は、図 13の回路に1次巻線N1 及び2次巻線N2 に電磁結合 25 された 3 次巻線 N3 を追加し、この 3 次巻線 N3 をイン ダクタンスL1 に直列に接続したものである。図17の 3次巻線N3 には負荷の大きさに応じた電圧が得られ る。負荷が軽くなった時又は無負荷の時に3次巻線N3 の電圧が下るので、コンデンサC4a、C4b、C4c、C4d 30 の交流電圧も下り、第1のコンデンサC1 の電圧上昇を 抑制することができる。図17のスイッチング電源装置 の等価回路を図18で示すことができる。なお、図17 において3次巻線N3を独立に設けて1次及び2次巻線 N1 、N2 に電磁結合させる代りに、1次巻線のタップ 35 にインダクタンスL1 の一端を接続することができる。 また、3次巻線N3 が漏洩インダクタンスを有するよう にトランスTを形成し、インダクタンスL1を省くこと ができる。また、図17においてもコンデンサC4a、C 4b、C4c、C4dのいずれか1つとするか、又は2又は3 40 個の組み合せとすることができる。また、3次巻線N3 の下端の接続箇所を点線で示すように1次巻線N1の下 端、又はコンデンサC3 の下端、又はコンデンサC1 の 上端とすることができる。

## [0041]

45 【第7の実施例】図19のスイッチング電源装置は、図3の回路において第1のインダクタンスL1の一端を第1及び第2のスイッチQ1、Q2の接続中点3に接続する代りに1次巻線N1と共振用コンデンサC3との間に接続し、且つコンデンサC4aを省いたものである。これ50により、図19ではコンデンサC3の両端から高周波信

号を得ることになる。即ちコンデンサC3 がコンバータ のための共振回路とコンデンサC1 の充電のための共振 回路で兼用されている。

【0042】図19の回路では第1のコンデンサC1の電圧が高くなると、第3のコンデンサC3の交流電圧が低くなる。逆に第1のコンデンサC1の電圧が低くなると、第3のコンデンサC3の交流電圧が高くなる。従って、電源1の電圧が高いと力率が悪く、逆に低いと力率が良くなる。

【0043】図20は図19の第2のスイッチQ2の電圧Vds2、コンデンサC3の電圧Vc3、コンデンサC3の電流Ic3、第2のダイオードD2の電流Id2、電源1を通る電流I1を示す。なお、図20の実線は入力電圧の高い時の波形であり、点線は入力電圧の低い時の波形である。交流電圧の1周期の入力電流I1の波形は図21になる。この図21においても実線は入力電圧の高い時の波形であり、点線は入力電圧が低い時の波形である

【0044】なお、図19において、1次巻線N1のインダクタンスL2を第1のインダクタンスL1の代りとして使用し、図19の回路から第1のインダクタンスL1を省くことができる。また、図19の回路に図13のコンデンサC4a、C4b、C4c、C4dのいずれか1つ又は複数個を追加することができる。

#### [0045]

【第8の実施例】図22はスイッチSのオン・オフによって倍電圧回路と通常の全波整流回路との切替えを行うようにしたスイッチング電源装置の一部を示す。なお、図22ではトランスTの2次側が省かれているが、この2次側回路は図3と同一である。また、倍電圧回路を形成するためにコンデンサC1、C2、C4b、C4c、ダイオードD2の他にコンデンサC1′、C2′、C4b′、C4c′、ダイオードD2′が設けられている。図22の回路は倍電圧を得ること以外は図3と実質的に同一である。

#### [0046]

【第9の実施例】図23は3相交流電圧を整流してDC -DCコンパータの電源とするスイッチング電源装置の一部を示す。なお、図23でトランスTの2次側の回路は省略されているが、これは図3と同様に形成されている。図23では三相交流電源e3にダイオードD11~D16から成る3相のブリッジ整流回路が接続され、ダイオードD11~D16に直列にダイオードD2a、D2b、D2c、D2d、D2e、D2fが接続されている。ダイオードD11~D17のカソードとダイオードD14~D16のアノードとの間にはコンデンサC2a、C2b、C2c、C2d、C2e、C2fがブリッジ接続されている。ダイオードD2a、D2b、D2cの出カラインとダイオードD2d、D2e、D2fの共通接続ラインとの間に平滑用の第1のコンデンサC1が接続されている。コンデンサC2a、C2b、C2cとコンデンサ

C2d、C2e、C2fとの接続点に3つのインダクタンス (リアクトル) L1a、L1b、L1cの一端が接続されている。各インダクタンスL1a、L1b、L1cの他端は第1及 び第2のスイッチQ1、Q2 の接続点3に接続されてい 05 る。各インダクタンスL1a、L1b、L1cの一端と第1の コンデンサC1 の下端との間にコンデンサC4a1、C4a 2、C4a3 が接続されている。図23において1相分の みの回路は図3と実質的に同一であるので、図3と同一の効果を得ることができる。

#### 10 [0047]

【第10の実施例】図24のスイッチング電源装置は、図3からトランスT及びこの2次側の整流回路を省き、第1のコンデンサC1の電圧を直流出力端子4、5に直接に与えるように形成したものである。制御回路6は図3と同一に構成され、第1のコンデンサC1の電圧Vc1を一定にする。これにより、コンデンサC4aが無くとも第1のコンデンサCの電圧が軽負荷時に上昇しない。しかし、この場合、軽負荷時のコンデンサC1の電圧の上昇を抑えるために第1及び第2のスイッチQ1、Q2の20 オン・オフ周波数 fを大幅に変えなければならない。これに対して、本発明に従うコンデンサC4aを付加すると、第1及び第2のスイッチQ1、Q2のオン・オフ周波数 fを大幅に変えずにコンデンサC1の定電圧化が可能になる。

#### 25 [0048]

【第11の実施例】図25のスイッチング電源装置では、電池等の直流電源1′の端子2aに第1のダイオードD1 を介して第2のダイオードD2 が接続されている。また、第2のダイオードD2 の出カラインとグラン30 ド端子2bとの間に第1及び第3のコンデンサC1、C3 の直列回路が接続され、第1及び第2のスイッチQ1、Q2 の接続点3と第1及び第3のコンデンサC1、C3 の接続点との間にインダクタンスL2 を介して1次巻線N1 が接続されている。この図25によっても図335 と同様にL1 による昇圧作用及びC4aによる電圧抑制作用を得ることができる。なお、図25の電源1′と第1のダイオードD1 を図3と同様に交流電源1aとフィルタ1bと整流回路1cとに置き換えて力率改善作用を有する電源装置にすることができる。

## 40 [0049]

【第12の実施例】次に、図26のスイッチング電源装置ではコンデンサC1及び負荷20よりも左側の回路と同一の構成の回路が右側にも設けられている。即ち、電源1′に第1及び第2のスイッチ回路21、22が接続され、各スイッチ回路21、22の出力端子間に負荷20が接続されている。要するに図26の回路はブリッジ型インバータ回路である。第1のスイッチ回路21は図3のスイッチ回路と同一である。第2のスイッチ回路22は第3及び第4のスイッチ回路Q3、Q4と、ダイオードD21、D22と、コンデンサC11、Cc、Cd、C4

a´と、インダクタンスL11とを有して左側の第1のスイッチ回路21と同一に構成されている。第2のスイッチ回路22のQ3、Q4、D21、D22、C11、Cc、Cd、C4a´、L11は第1のスイッチ回路21のQ1、Q2、D1、D2、C2、Ca、Cb、C4a、L1に対応している。負荷20は第1及び第2のスイッチQ1、Q2の相互接続中点と第3及び第4のスイッチQ3、Q4の相互接続中点との間に接続されている。負荷20は例えば出カトランスとこの2次巻線に整流平滑回路を介して接続した負荷とで構成される。制御回路23は第1~第4のスイッチQ1~Q4をブリッジ型インバータと同様に駆動するように形成されている。しかし、第1及び第2のスイッチ回路21、22に分けて考えると、これ等はそれぞれ図3のスイッチ回路と同様に制御される。

【0050】第2及び第3のスイッチQ2、Q3は同時にオン制御され、第1及び第4のスイッチQ1、Q4も同時に制御される。これにより、交流出力を得ることができる。図26の第1及び第2のスイッチ回路21、22は図3のスイッチ回路と同一であるので、図3と同一の作用効果を得ることができる。

#### [0051]

【変形例】本発明は上述の実施例に限定されるものでな く、例えば次の変形が可能なものである。

- (1) 図27に示すように、トランスTの1次巻線N1のインダクタンスとは別に第2のインダクタンスL2を1次巻線N1に直列に接続することができる。また、1次巻線N1に並列にインダクタンスLpを接続することができる。
- (2) 図28に示すように、2次巻線N2に並列にコンデンサCsを接続することができる。なお、点線で示すように1次巻線N1に並列にコンデンサCsを接続することができる。コンデンサCsを設けると無負荷時に所定値以上の電圧が発生することを防ぐことができる。
- (3) 図25及び図26の回路においても図13に示すコンデンサC4a、C4b、C4c、C4dのいずれか1又は複数を設けることができる。
- (4) 図90t5 及びt11よりも前で第1及び第2のスイッチQ1、Q2 をターンオフさせるように第1及び第2のスイッチQ1、Q2 を制御することができる。

## 【図面の簡単な説明】

【図1】従来の昇圧型DC-DCコンバータを示す回路 図である。

【図2】図1の回路を力率改善に使用した場合の各部の 波形図である。

【図3】第1の実施例のスイッチング電源装置を示す回路図である。

【図4】図3のコンデンサ充電回路の等価回路図である。

【図5】図3のトランス1次巻線の共振回路における出

カ電力とスイッチのオン・オフ周波数との関係を示す図 である。

【図6】図3の回路で出力電圧とコンデンサC1 の電圧を一定にするために要求される負荷電流とスイッチのオ05 ン・オフ周波数との関係を示す図である。

【図7】図3のスイッチ制御信号を示す波形図である。

【図8】図3の回路の整流回路の出力電圧とスイッチQ1のオン・オフと整流回路の電流との関係を示す波形図である。

10 【図9】図3の回路の各部の状態を示す波形図である。

【図10】第2の実施例のスイッチング電源装置を示す 回路図である。

【図11】図10の各部の状態を示す波形図である。

【図12】図10の回路のコンデンサ充電回路の等価回 15 路図である。

【図13】第3の実施例のスイッチング電源装置を示す 波形図である。

【図14】図13のコンデンサ充電回路の等価回路を示す波形図である。

20 【図15】第4の実施例のスイッチング電源装置を示す 回路図である。

【図16】第5の実施例のスイッチング電源装置を示す 回路図である。

【図17】第6の実施例のスイッチング電源装置を示す 25 回路図である。

【図18】図17のコンデンサ充電回路の等価回路図である。

【図19】第7の実施例のスイッチング電源装置を示す 回路図である。

30 【図20】図19の各部の状態を示す波形図である。

【図21】図19の整流回路の電流を示す波形図である。

【図22】第8の実施例のスイッチング電源装置を示す 回路図である。

35 【図23】第9の実施例のスイッチング電源装置を示す 回路図である。

【図24】第10の実施例のスイッチング電源装置を示す回路図である。

【図25】第11の実施例のスイッチング電源装置を示40 す回路図である。

【図26】第12の実施例のスイッチング電源装置を示す回路図である。

【図27】変形例の出力共振回路を示す回路図である。

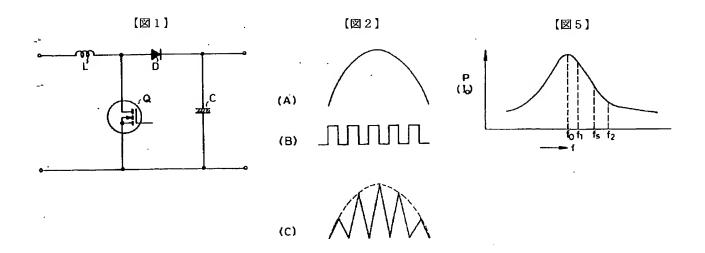
【図28】別の変形例の出力回路を示す回路図である。

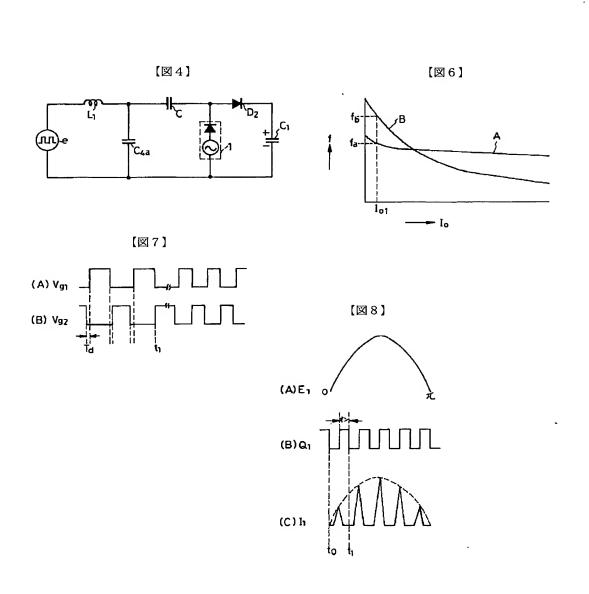
45 【符号の説明】

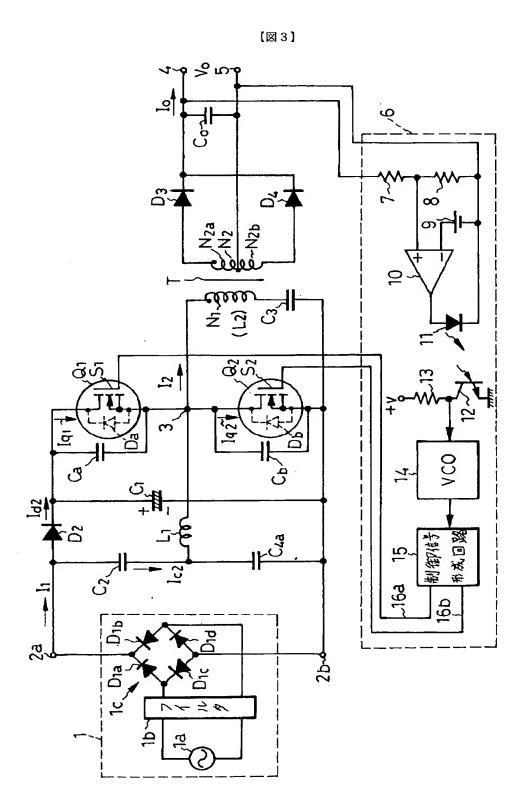
Q1 、Q2 第1及び第2のスイッチ

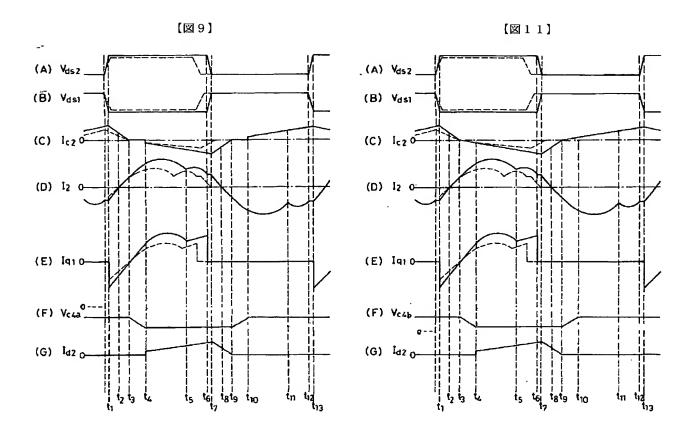
C1、C2、C3、C4a 第1、第2、第3及び第4の コンデンサ

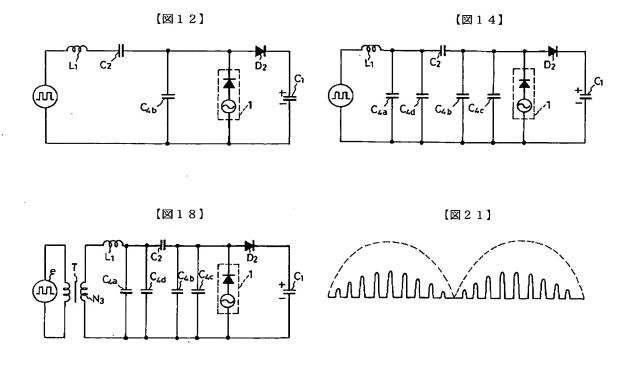
・L1 インダクタンス

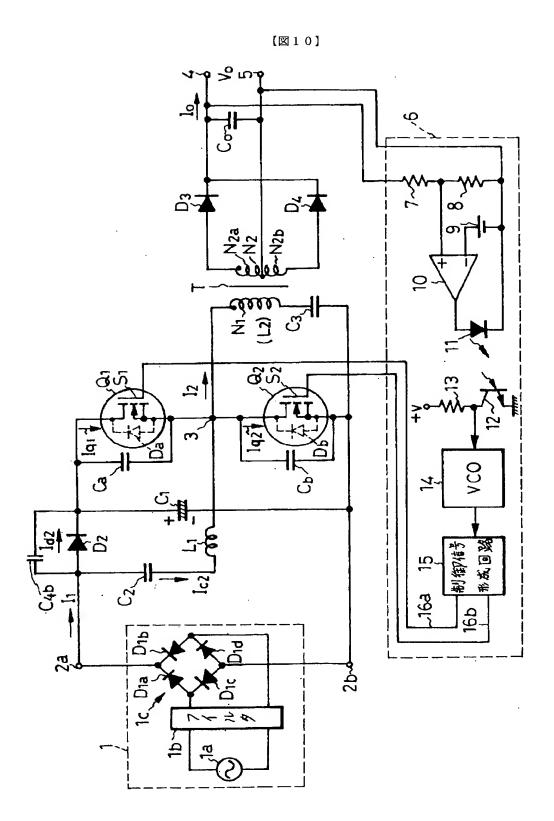










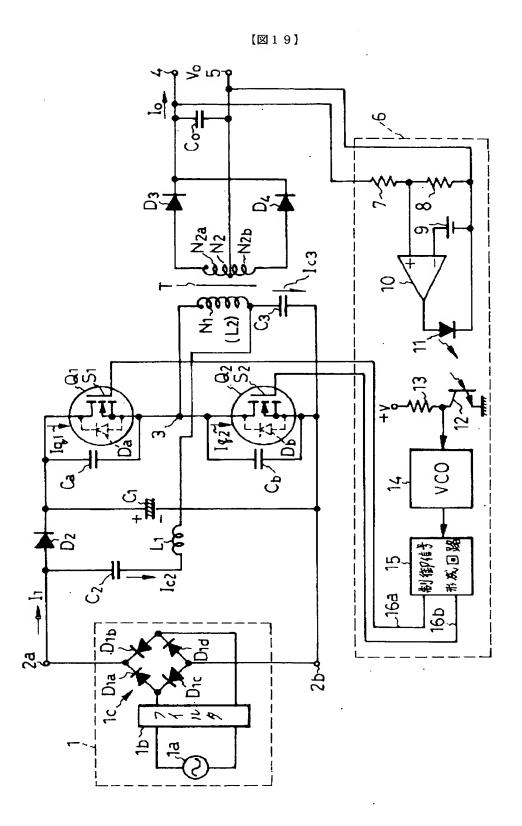


【図13】 .0 12

[図15] ,0 23 12 22.7

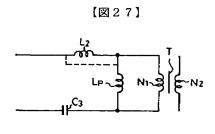
【図16】 44 % WA ,9 Z 3 9 12 29

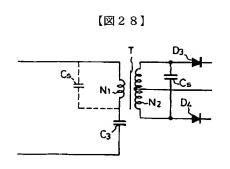
【図17】 44 % rud 의 <u>2</u>a

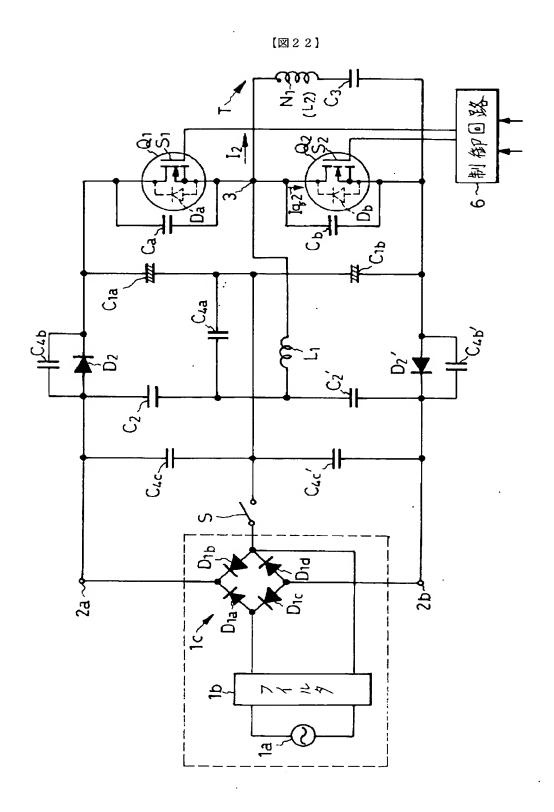


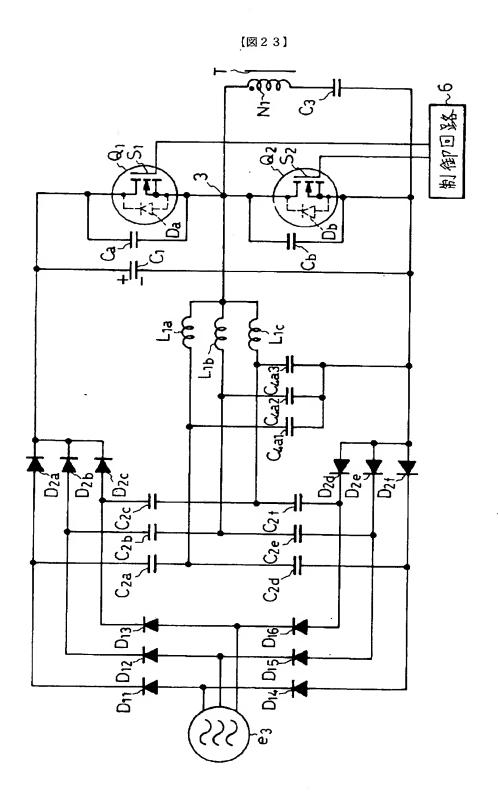
# 特開平8-186981

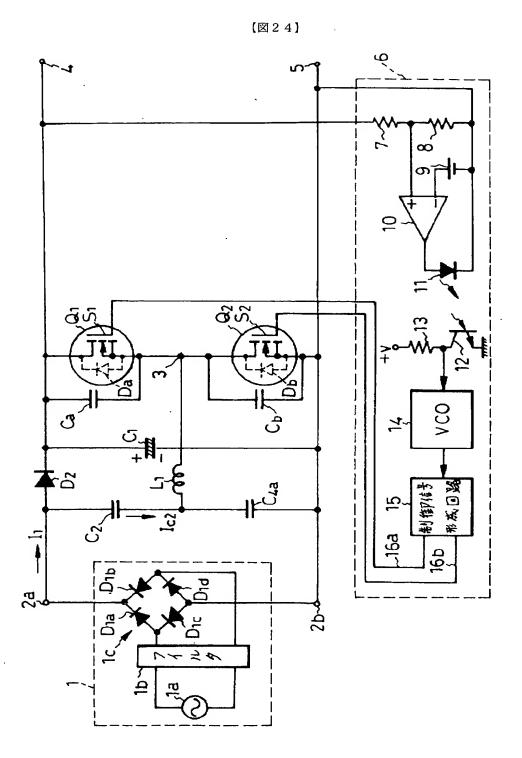
(A) V<sub>dS2</sub>
(B) V<sub>c3</sub>
(C) I<sub>c3</sub> 0
(D) I<sub>d2</sub> 0
(E) I<sub>1</sub> 0

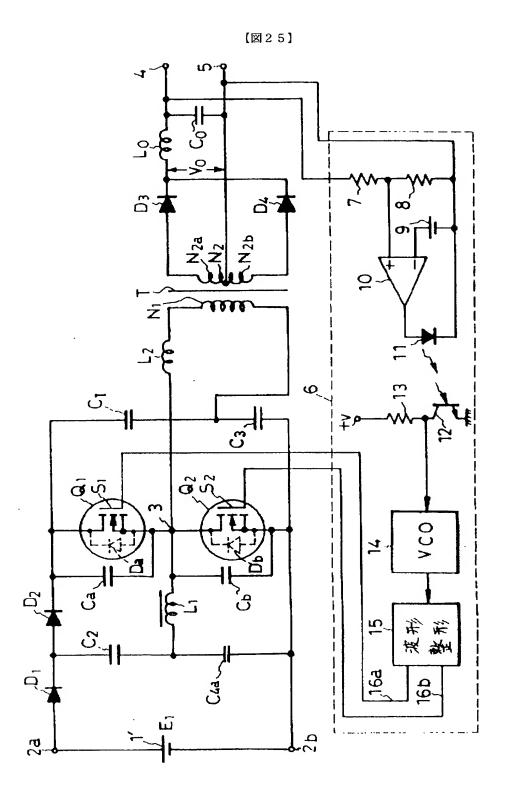












【図26】

